

GAによるチップマウンタシステムの実装時間最適化*
(パーツフィーダ振り分け問題への適用)宮嶋隆司*¹, 中村正行*²
小林光征*², 小杉俊*³Placement Time Optimization of Chip Mounter System
by Genetic Algorithms
(Application to Parts Feeder Distribution Problem)Takashi MIYAJIMA*⁴, Masayuki NAKAMURA,
Mitsuyuki KOBAYASHI and Takashi KOSUGI*⁴ Industrial Research Institute of Nagano Prefecture,
1-18-1 Wakasato, Nagano-shi, Nagano, 380-0928 Japan

This paper presents a placement time optimization method of chip mounter system. Placement time changes greatly by the performance of the chip mounter and the configuration of the system. The problem is how to distribute parts and parts feeders to each chip mounter. We propose a distributing method using GA which can be applicable to the various systems. Several numerical experiments about some systems composed of more than one chip mounter with different performance were done. It was confirmed that our proposed method had validity more than conventional method through the results of numerical experiment. Furthermore, practical examples to the produced utility system are shown.

Key Words: Optimum Design, Production Planning, Intelligent Equipment, Genetic Algorithms, Optimization, Chip Mounter System, Placement Time

1. 緒 言

プリント基板 (Printed Circuit Board : PCB) 上に電子部品を自動実装するチップマウンタシステムを用いた生産プロセスでは, 生産性の向上が強く求められている。このとき, 定められた同じハードウェア環境下においても, そのハードウェアをいかに活用するかという制御ソフトウェアの性能や, 生産計画などが, 生産効率に非常に大きな影響を及ぼす。単位時間あたりの生産量いわゆるスループットの向上は, チップマウンタ単体及び, それらによる生産システムの最も重要な性能目標となる。著者らの一部は, 単体のチップマウンタにおける実装時間の最適化 (最短化) を目的に, テープフィーダ配置の最適化⁽¹⁾ 及び, 部品実装順番とテープフィーダ配置の同時最適化⁽²⁾ の研究に取り組み, 実際のチップマウンタ製品への応用を図ってきた。何れの研究においても, 実装時間の最適化には, 部品の実装順番とテープフィーダ配置の決め方が大きく影響するため, それらの最適解の探索手法に遺

伝的アルゴリズム (Genetic Algorithms : GA)^{(3)~(7)} を適用し, 改良を加えた方法の有効性を確認してきた。特に, 部品実装順番とテープフィーダ配置の同時最適化を図った前報⁽²⁾ では, 操作オペレータが持っていた部分的なノウハウや, 装置固有の部分的ヒューリスティクスを, ウィルス進化論に基づく手法を応用した新たなGAオペレーションにより取り込むことで, 一般的に行われている方法や, 単純GAに比べて優位であることを示した。

しかしながら, 近年は, チップマウンタ単体の実装速度の向上に加え, 複数のチップマウンタによる生産システムにおける生産効率の向上が大きな課題となっている。台数や性能の異なったマウンタにより構成される様々な生産ラインにおいて, ライン全体での実装時間を最短化するためには, それぞれのマウンタへの仕事の分担, すなわち担当する電子部品の振り分け方法が最も重要となる。単体のチップマウンタが高速であっても, 振り分け方法が悪いと, ライン全体での生産効率は, 大きく悪化してしまうこととなる。基板によっては数百から数千個ある電子部品を, 生産時間を最短化するために振り分ける問題は, 典型的な組み合わせ最適化問題となり, 一

* 原稿受付 2001年4月19日。

*¹ 正員, 長野県工業試験場(☎380-0928 長野市若里1-18-1), 信州大学大学院。*² 正員, 信州大学工学部(☎380-8553 長野市若里4-17-1)。*³ 長野県工業試験場。

E-mail: t-miyajima@icon.pref.nagano.jp

般に非常に困難で、多大な計算時間を要するとされる問題である。さらに、実際の応用現場では、異なる性能のチップマウントからなる様々な生産システムにおいて、ライン全体の生産時間を見積もる際の性能評価指標が確立されていないという問題もある。

一方GAは、膨大な組み合わせの中から実用的に十分な答えを現実的な時間で探索することが可能な組み合わせ最適化手法として知られている^{(3),(4)}。実際に販売され使われている実用システムへの応用としても、例えば、エアコンの温度制御器の最適設計やバスの仕業ダイヤ、エレベータの群管理システムなどが知られている⁽⁵⁾。また、いわゆるスケジューリング問題⁽⁶⁾や、機械、部品、仕事をセルという単位でとらえ、最も効率よい生産が行えるセル構成の設計を行う生産セル設計問題(Manufacturing cell design: MCD)⁽⁷⁾への応用など、多くの研究が行われている。しかしながら、本研究が対象とするチップマウントシステムのような実用生産システムに応用された報告は少ない。

そこで、本論文では、いくつかのチップマウントを直列に複数台繋いだ生産システムにおいて、ライン全体でのプリント基板の実装時間がより短時間となるように、各マウントに分担させる部品及びパーツフィーダを振り分ける方法を提案する。GAを適用した方法について、単純化したモデルによる数値実験を行い、その有効性を検討する。また、様々な生産システムにおける生産時間の性能評価指標を提示し、提案する手法との関係を示す。さらに、製品化に至った実用システムを用い、実際の生産ラインに適用した事例を示し、その有用性を確認する。

2 チップマウントシステムの パーツフィーダ振り分け問題

2-1 チップマウントシステムの概要 電子部品をプリント基板に自動実装するチップマウントは、部品実装機構の違いによりロータリーヘッド式装着機とピックアンドプレース式装着機とに分類される⁽⁸⁾。ロータリーヘッド式は、部品を吸着・実装するヘッド部が固定されており、プリント基板が移動して位置決めする機構も持つ。多数の吸着用ノズルを備えた高速に回転するロータリーヘッドを持ち、吸着と実装を同時に行えることなどから、高速な実装が可能である。一方ピックアンドプレース式は、プリント基板と部品供給部が一定位置に固定され、装着ヘッド部だけが移動する機構を持つ。吸着ヘッド部は、部品供給部で部品を吸着し、画像処理用カメラで部品の姿勢を認識し

た後、プリント基板に部品を実装するという移動動作を繰り返す。ピックアンドプレース式はロータリーヘッド式に比べ機構が比較的単純であり、大きさも比較的小さく価格も低くなることから、このタイプを用いた複数台のチップマウントによる生産システムが多くなっている。本研究ではピックアンドプレース式のチップマウントによる生産システムを対象とする。

本研究で対象とするチップマウントは、複数の吸着ノズルを持ち、同時に複数個の部品吸着が可能なタイプである。部品供給ユニットには、実装用部品を種類毎に供給するパーツフィーダ(テープフィーダ、バルクフィーダ等)がセットされる。

複数のチップマウントによる生産システム(チップマウントシステム)におけるパーツフィーダ振り分け問題の概要を図1に示す。ここでは、1枚のプリント基板に搭載する電子部品を、搬送ラインによって繋がれた3台のチップマウントにより自動実装する。それぞれのチップマウントが分担する部品を決定した後、それぞれにパーツフィーダを装着する。3台のチップマウントは同時に実装動作を開始し、3台とも実装が終了した時点で、それぞれ後工程に基板を送るとともに前工程から基板を受け取り、次の実装を開始する。これらのことから、3台のチップマウントのうちの最も長い実装時間が、ライン全体の実装時間を決めることとなる。また、この時、最も早く基板の実装が終了したチップマウントは、最後のチップマウントが終わるまで動作を停止し、待機状態となる。チップマウントの製造メーカーや生産現場では、この待機時間(ラインバランスと呼ぶ。)をなるべく小さくしたいという性能要求もある。

それぞれのチップマウントは、割り当てられた部品の数や種類により、その実装時間が大きく変動する。性能の異なるチップマウントから構成される様々な生産システムに対して、それぞれのチップマウントに最

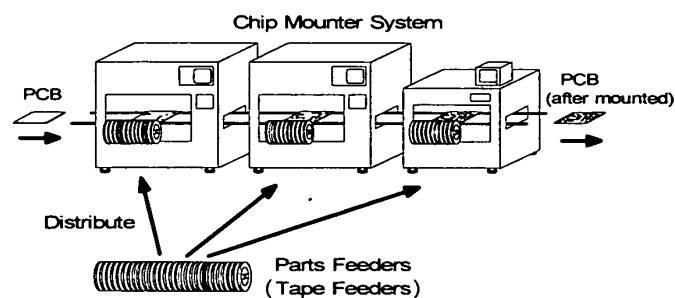


Fig.1 Parts feeder distribution

適な対象部品を振り分け、ライン全体の実装時間を最短化することが、ここで示すパーツフィーダ振り分け問題の目的となる。

2.2 数値実験用チップマウントモデル 数値実験では、実際のチップマウント製品の位置関係や機器構成をもとに単体のチップマウントをモデル化した。また、生産システムは、生産現場において最も多く見られ、最も最適化の要求が強い3台のチップマウントからなる生産システムを対象とした。数値実験に用いた単体のチップマウントモデルのプリント基板、部品供給ユニット、画像処理用カメラの位置関係を図2に、生産システムのモデルを図3に示す。また、数値実験モデルにおけるパーツフィーダ数、部品数、部品供給ユニット数等は、表1のとおりである。実際の生産現場でよく見られるように、数の多い部品用のパーツフィーダのうちのいくつかは、複数準備することとした。

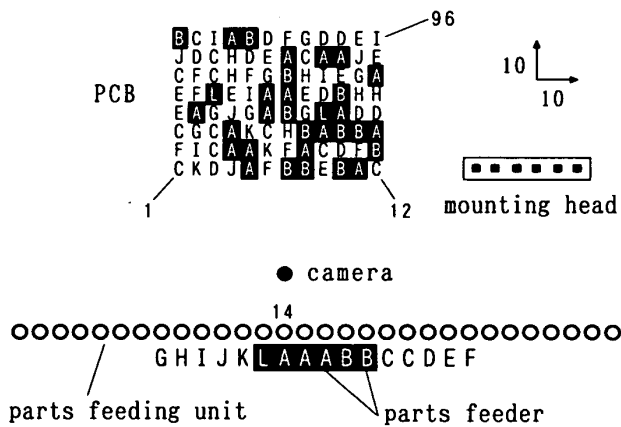


Fig.2 Simulation model of a chip mounter (Type 2)

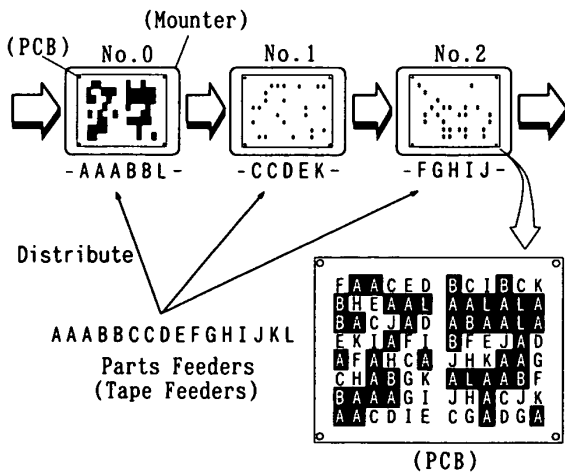


Fig.3 Simulation model of chip mounter system (Type 1)

次に、実装対象とするプリント基板は、2つのタイプのモデルを用意した。最初のモデル (タイプ1) は、部品種と部品数のバランスに関して、特定の部品種が多くなっている偏りの大きいタイプであり、2番目のモデル (タイプ2) は、ばらつきが比較的均一なタイプである。一概には言えないが、生産現場においては、タイプ1のような偏りの大きいタイプの基板が数多く見られる。それぞれのケースの部品種に対応する部品数を表2に示す。いずれのモデルの基板も、基板上における部品位置は、乱数を用いてランダムに配置した。前述の図2に示す基板がタイプ2、図3の基板がタイプ1を示している。

3. 最適化問題の定義と数値実験

3.1 仮想実装時間 モデル化したそれぞれのチップマウントは、1回の吸着動作で最大6つの部品を同時に吸着できる。同時に吸着できない場合はヘッドが移動し、6つの吸着部の左側から順番に部品を吸着することとなる。各マウント (i=0,1,2) における仮想実装時間として関数 V_i を次の式(1)に定義した。

$$V_i = \beta_i (\omega_1 A + \omega_2 B + \omega_3 C + \omega_4 D) \quad (1)$$

β_i : 各マウントの性能比を定義する係数

A: ヘッドの吸着のための総移動量

B: 部品吸着回数

C: 部品吸着後→カメラ位置 及び
カメラ位置→実装位置までの総移動量

D: 基板上での実装のための総移動量

$\omega_1 \sim 4$: 実装時間に換算するための重み係数
($\omega_1 = 1.0, \omega_2 = 0.7, \omega_3 = 1.0, \omega_4 = 1.0$)

Table 1 Scale of simulation model

Number of Mounters	3
Number of Parts	96
Number of Parts Types	12 (A~L)
Number of Parts Feeders	16 (A-3, B-2, C-2, D~L-1)
Number of Feeding Units	30
Number of Intake Units	6

Table 2 Number of mountable parts

	A	B	C	D	E	F	G	H	I	J	K	L
Type 1	33	9	9	9	5	5	5	5	5	5	5	5
Type 2	18	12	12	10	9	8	7	6	5	4	3	2

値⁽⁶⁾を参考とし、類似の数値実験におけるパラメータ値の影響を調査した結果⁽⁹⁾をもとに採用した値である。

5. 設計指標値

あるプリント基板を、ある1台のチップマウントで実装した場合の実装時間が明らかとする。例えばこのチップマウントを3台繋げた生産システムで、このプリント基板の実装を行ったとき、実装時間が1/3となるかどうかは、応用現場におけるひとつの性能指標となる。異なる性能のチップマウントによる生産システムにおいても、振り分け後に決まるシステム全体の生産時間の評価指標が必要となるが、現状の応用現場においては、評価指標が確立されていない状況にある。様々な基板について、様々な生産システムにおける生産時間を事前に見込むことが出来れば、チップマウントの製造メーカーにとっては、新たなシステム構成を検討する際の重要な性能判断基準となる。また、生産現場では生産計画を立てる上での重要な情報となる。

基準となるチップマウント1台による実装時間が明らかで、それを基準とした性能比率(実装時間の比)が定まる生産システムを考える。各チップマウント毎に、一つの部品あたりの処理時間がすべて同一で、部品数と処理時間が比例すると仮定すると、生産システム全体の実装時間が最短となるのは、それぞれの実装時間が同一となる条件の時である。これらの仮定と条件から、様々な生産システムの最短実装時間を求めることができる。

例えば、3台のチップマウントの性能比が条件(3)で表される生産システムでは、基準となる1台のチップマウントによる実装時間 T_{one} と各マウントでの実装時間 T_0, T_1, T_2 との関係を示す簡単な連立(4)から最短実装時間 T_{th} は、式(5)のように導くことが出来る。数値実験で用いた生産システムのモデルは、条件(3)において $\beta = \alpha$ となる場合であり、最短実装時間は、式(6)で表される。また、3台のチップマウント同様に、2台の場合は、条件(7)の性能比で式(8)に、4台の条件(9)の性能比の場合は、式(10)で最短実装時間を表すことが出来る。

$$1.0 - \alpha : 1.0 : 1.0 + \beta \quad (1 > \alpha \geq 0, \beta \geq 0) \quad \dots\dots(3)$$

$$\begin{cases} T_{one} = T_0 + T_1 + T_2 \\ (1 - \alpha) \times T_0 = T_{th} \\ T_1 = T_{th} \\ (1 + \beta) \times T_2 = T_{th} \end{cases} \quad \dots\dots(4)$$

$$T_{th} = \frac{(1 - \alpha) \times (1 + \beta)}{(3 - 2\alpha + 2\beta - \alpha\beta)} \cdot T_{one} \quad \dots\dots(5)$$

$$T_{th} = \frac{1 - \alpha^2}{3 - \alpha^2} \cdot T_{one} \quad \dots\dots(6)$$

$$1.0 : 1.0 - \alpha \quad \dots\dots(7)$$

$$T_{th} = \frac{1 - \alpha}{2 - \alpha} \cdot T_{one} \quad \dots\dots(8)$$

$$1.0 - \alpha : 1.0 : 1.0 : 1.0 + \beta \quad \dots\dots(9)$$

$$T_{th} = \frac{(1 - \alpha) \times (1 + \beta)}{(4 - 3\alpha + 3\beta - 2\alpha\beta)} \cdot T_{one} \quad \dots\dots(10)$$

ただし、数値実験及び実際のチップマウントシステムでは、どの部品の処理時間も同一であるということ無く、たとえ同じ種類の部品であっても、実装位置、複数部品の同時吸着の様子などにより、それぞれの処理時間は違ってくる。

6. 数値実験結果及び考察

$\alpha = 0$ 及び $\alpha = 0.5$ における数値実験の結果を表5、表6に示す。2つのタイプの基板について、前述の設計指標値とGAによる探索結果を示す。また、設計指標値を導く際の基準となる1台のマウントによるWの値も示す。GAによる探索結果は、30回の探索の平均値を示している。2つの基板タイプについて、いずれの生産システムにおいても、GAによる探索結果は、設計指標値よりも小さい値の結果が得られた。例えば $\alpha = 0$ の場合、GAによる結果は、設計指標値の91.2%及び95.0%となった。それぞれのメーカーによっていろいろな方法で行われている実際の応用現場では、同じチップマウントを3台繋いだシステムでの実装時間は、1台での実装時間の1/3以上となってしまうことも多いとされており、上記の結果は、

Table 5 Average fitness [W] of 30 trials ($\alpha = 0$)

	Type 1	Type 2
Optimization by GA	1199.0	1198.4
Design Index Value	1313.3	1261.4
(Single Machine)	3939.9	3784.3

Table 6 Average fitness [W] of 30 trials ($\alpha = 0.5$)

	Type 1	Type 2
Optimization by GA	974.3	976.2
Design Index Value	1074.5	1032.1
(Single Machine)	3939.9	3784.3

実用上大きな効果が期待できる結果である。

次に、すべての α の値における探索結果を図5及び図6に示す。 $\alpha=0$ の生産システムにおける設計指標値の仮想実装時間を100%とし、それに対するGAの探索結果の割合の変化を示している。さらに、各 α における探索の最良解について、3台のチップマウンタの V_i のうち、最大のものとの最小のものとの差を前述のラインバランスとし、 W の値の何%になるかをプロットしている。

W は、いずれのタイプの基板でも、ほとんどの α において、GAによる探索結果が設計指標値より良い結果が得られた。さらに、図5及び図6から明らかなように、 α の変化に伴うGAによる探索結果の変化は、設計指標値の変化に類似した結果となった。図7における関係を示したが、いずれのタイプの基板についても強い相関が認められた。これにより、あるプリント基板の1台による実装時間があらかじめ明らかであ

れば、前述の α で表現できる生産システムにおいてGAによる探索結果をある程度予測できる可能性がある。実際の応用現場において、従来にはなかった重要な性能指標とすることができる。

また、実用システムにおいては、前述したように、生産システム全体の实装時間の最短化と同時にラインバランスの向上も求められる。図5及び図6の結果から、GAによる探索では、いずれのタイプも $\alpha=0.7$ 付近から増加する傾向が見られるものの、 $\alpha=0\sim 0.6$ においては、約3~6%程度のほぼ一定した割合となることが確認された。一般的な実用システムにおいては、0%が理想ではあるが、5~10%を一つの性能目標とする場合が多いことから、上記範囲では、実用的な性能が得られる結果となった。

さらに、 $\alpha=0$ 及び $\alpha=0.5$ におけるGAによる探索経過の様子を図8に示す。基板のタイプによる大きな違いは認められず、いずれの生産システムにおい

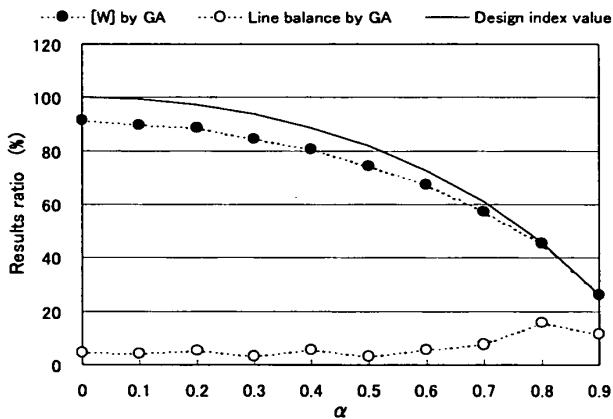


Fig.5 α - W , Line balance diagram (Type 1)

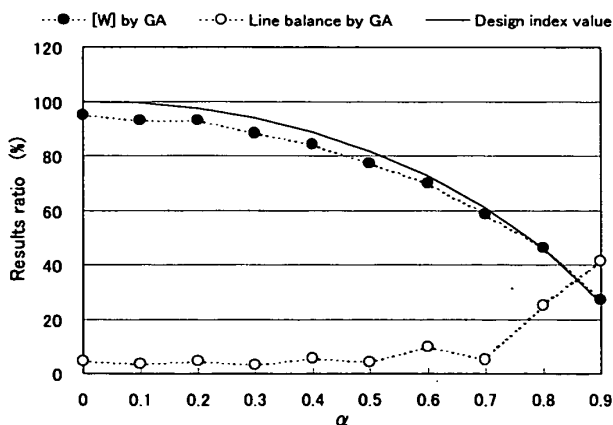


Fig.6 α - W , Line balance diagram (Type 2)

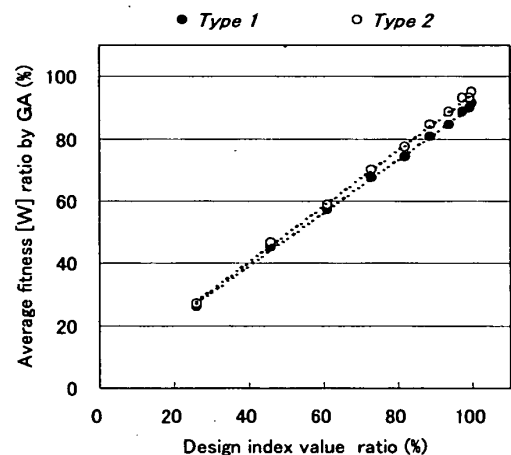


Fig.7 Design index value - GA result diagram

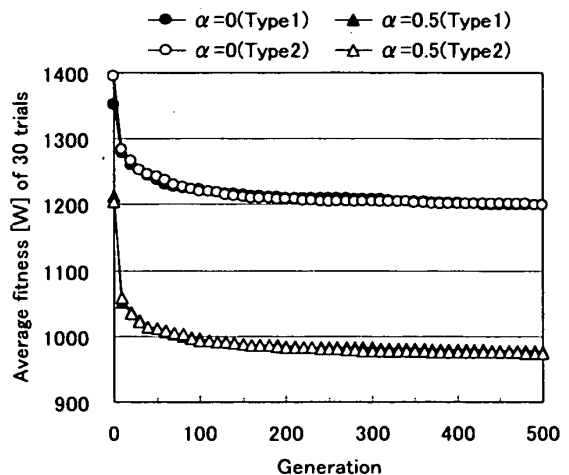


Fig.8 Convergence histories of optimization

でも、100~150世代付近までの探索でほぼ最小値に近い値となり、それ以降の探索では、僅かずつの改善にとどまる結果となった。

7. 実用システムへの応用

提案する手法を実用システムに応用する際は、生産システムを稼働させる前に、対象となるチップマウンタ構成、実装しようとするプリント基板の部品位置や部品種類、パーツフィーダの種類と数などの多くの情報を予め計算機に入力する。そして、それらの情報をもとに、提案する手法などを用いて、最適なパーツフィーダの振り分け先を計算することとなる。製品化に至った実際のパーツフィーダ振り分けシステムを用いて、実際の生産システムへの適用事例を示す。表7に示す4種類のプリント基板と、表8の実装性能比を持つ3種類のチップマウンタを対象とする。2台~4台で構成される表9に示す9つの生産システムについて適用を行った。PCB1とPCB2は、数値実験で用いたタイプ1とタイプ2の基板と同じ部品数、部品種数で、パーツフィーダの構成も同一となっている。PCB3は比較的中規模の基板で、PCB4は大規模基板である。

数値実験では移動量を基本とした仮想実装時間 V_i を定義したが、実用システムにおける実際の実装時間は、幾つかの要因により複雑に変動する。主な要因は、ヘッド部の移動における加・減速時間の影響や、部品の種類によって交換が必要となる吸着ノズルの交換時間の影響などである。実用システムには、1台のチップマウンタに関して、与えられたパーツフィーダ構成から、上記要因を考慮して、実装時間を精度良く予測計算する機能がある。実用化されたパーツフィーダ振り分けシステムでは、本機能による予測実装時間をもとに、GAにおける評価関数を定義した。

それぞれの生産システムへの適用結果を表10に示す。ここで示す設計指標値は、表8の性能比率から、条件(3)、(7)、(9)における α と β を求め、式(5)、(8)、(10)により求めたものである。表中の探索結果の欄の括弧内は、設計指標値に対する探索値の割合を示している。適用した9つのケースについては、プリント基板の規模及び生産ライン構成に関わらずGAによる探索値は設計指標値より小さな値となり、実用に十分な良好な結果が得られた。設計指標値を100%としたときの数値実験による結果 W と実用システムでの実装時間の探索結果の割合を図9に示す。このとき、横軸の性能倍率は、最も速いマウンタの速度性能が最も遅いマウ

Table 7 Applied PCB type

	PCB 1	PCB 2	PCB 3	PCB 4
Number of Parts	96	96	251	640
Number of Parts Types	12	12	27	46
Number of Parts Feeders	16	16	32	51

Table 8 Performance ratio of applied Chip Mounters

	Mounter X	Mounter Y	Mounter Z
PCB 1	0.85	1.00	2.62
PCB 2	0.85	1.00	2.59
PCB 3	0.88	1.00	2.02
PCB 4	1.00	0.98	2.07

Table 9 Applied system composition

	Applied systems	PCB Type
Case 1	3 Mounters X : Y : Z	PCB 1
Case 2	3 Mounters X : Y : Z	PCB 2
Case 3	2 Mounters Y : Y	PCB 3
Case 4	2 Mounters X : Y	PCB 3
Case 5	3 Mounters X : X : X	PCB 3
Case 6	3 Mounters X : Y : Z	PCB 3
Case 7	3 Mounters X : Y : Z	PCB 4
Case 8	4 Mounters Z : Z : Z : Z	PCB 4
Case 9	4 Mounters X : X : Y : Z	PCB 4

Table 10 Results of application

	Design index value [sec]	Calculation [sec]	Line balance [sec]
Case 1	15.2	11 (72.4%)	1 (9.1%)
Case 2	15.2	11 (72.4%)	1 (9.1%)
Case 3	74.5	46 (61.7%)	1 (2.2%)
Case 4	61.3	54 (88.1%)	0 (0.0%)
Case 5	43.7	42 (96.1%)	1 (2.4%)
Case 6	56.6	53 (93.6%)	5 (9.4%)
Case 7	137.7	128 (93.0%)	1 (0.8%)
Case 8	178.8	140 (78.3%)	4 (2.9%)
Case 9	98.2	97 (98.6%)	4 (4.1%)

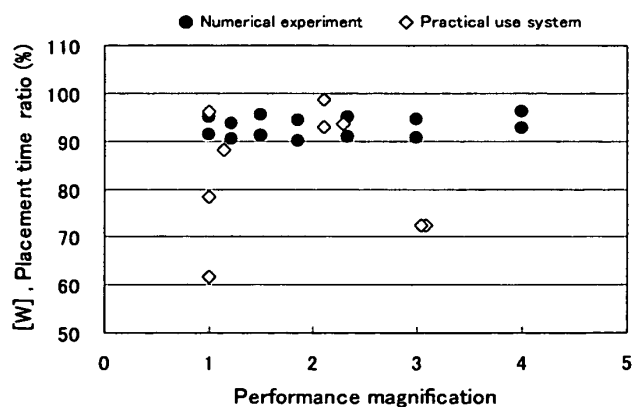


Fig.9 Fitness [W] - Performance magnification diagram by Numerical exp. and Practical use system

ンタの何倍かを示している。実用システムの結果は、バラツキは大きいものの、その多くが数値実験よりも良い結果となった。すべてのケースが設計指標値を上回らない結果が得られたことから、この設計指標値が、実用システムにおいても、ひとつの性能評価指標として有効であることが確認できた。

また、ラインバランスについては、表10の括弧内に、探索された実装時間に対する割合を示したが、いずれも10%以下という実用に十分な性能を実現することができた。

8. 結 言

本論文では、いくつかのチップマウントを直列に複数台繋いだ生産システムにおいて、ライン全体でのプリント基板の実装時間がより短時間となるように、各マウントに分担させる部品及びパーツフィーダを振り分けるGAを用いた方法を提案した。単純化したモデルによる数値実験を行い、提案する手法の有効性を示すと共に、様々な生産システムにおける生産時間の性能評価指標を提示し、提案手法との関係を示した。さらに、本手法を応用し製品化に至ったシステムを用い、実際の生産ラインに適用した事例を示し、その有用性を確認した。

謝 辞

本論文は、(株)鈴木と実施した共同研究の一部である。共同研究者である、(株)鈴木の新崎芳昭

氏、坂井正幸氏、片塩勉氏はじめ、関係各位に謝意を表する。

文 献

- (1) T.Miyajima and T.Koitabashi, Placement Time Optimization of Chip Mounter by Genetic Algorithms - Search for Optimal Tape Feeder Arrangement -, Journal of Advanced Computational Intelligence, 2-5, (1998), 160-163.
- (2) 宮嶋隆司・小板橋竜雄, ウィルス感染手法を用いたGAによるチップマウントの実装時間最適化, 機論, 66-625, C (2000), 1621-1628.
- (3) 北野宏明, 遺伝的アルゴリズム, (1993), 産業図書.
- (4) 坂和正敏・田中雅博, 遺伝的アルゴリズム, (1995), 朝倉書店.
- (5) 北野宏明, 遺伝的アルゴリズム3, (1997), 産業図書.
- (6) 三宮信夫・喜多一・玉置久・岩本貴司, 遺伝的アルゴリズムと最適化, (1998), 朝倉書店.
- (7) Mitsuo Gen and Runwei Cheng, Genetic Algorithms and Engineering Optimization, (1998), John Wiley & Sons, Inc.
- (8) 電子部品実装ロボット用語, JIS B 0144 (1997), 日本規格協会, 2.
- (9) 宮嶋隆司, 遺伝的アルゴリズムによる最適化手法におけるパラメータの影響, 長野県工業試験場研究報告, 15, (1996), 48-53.