

# PCM 伝送による電流比較継電方式

永野 泰男\*・柳沢 俊彦\*\*

(昭和46年3月20日受理)

## 1. ま え が き

近年の電力需要の急増に伴い、供給能力の大幅な向上が必要になっている。しかし、電力系統の昇圧、大容量化が進められると、ひとたび事故が発生した場合には大きな事故現象および広い範囲にわたる停電をひきおこす。したがって、供給信頼度を高めるためには系統運用の合理化とともに系統保護が重要な要素になる。すなわち、送電線に短絡事故あるいは地絡事故が発生した場合、機器や線路を保護し、事故現象が健全部分へ波及するのを防止するために事故部分の高速度しゃ断が、また広範囲にわたる停電を防止するために事故区間だけを選択して断する限定性が強く要求される。また、信頼度の向上および保守点検合理化のために、継電器動作の自動点検ができることも望まれている。

本論文は、現在広く用いられている表示線継電方式に代るものとして、比較する電流をPCM方式によって伝送し、系統の事故を常時監視する新しい電流比較継電方式に関するものである。

比較する電流の形態としては、瞬時値の比較あるいは一定時間内の積分値の比較など各種の方式が考えられているが<sup>1),2)</sup>、本継電方式においては電流ベクトルを絶対値と位相とに分け、系統周波数の半周期に相当する時間の情報を標本化および量子化し、次の半周期分の時間で伝送および比較演算を行う方式とした。

検出情報としては、短絡用（直接接地系統の地絡用を含む）には各相別に3相の電流を、抵抗接地系統の地絡用には零相電流を用いている。

## 2. システムの構成

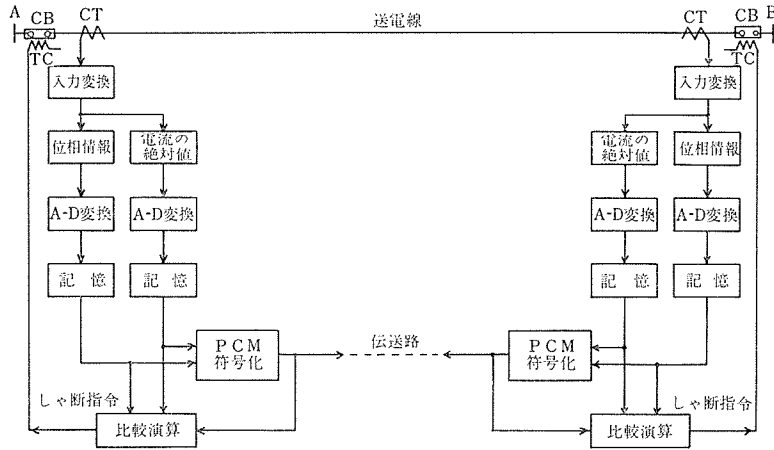
本システムは適用する電力系統により種々の構成が考えられるが、2端子系統へ適用する場合の一例を第1図に示す。

変流器 $CT$ で検出された線路電流に関する情報は、入力変換部で適当な電圧に変換される。これを標本化して、電流の絶対値と位相とを別々に量子化した後、PCM符号化して相手端へ伝送する。一方、比較演算部では、送られてきた相手端の情報と、記憶されている自端の情報とをデジタル量のまま比較し、電流の絶対値あるいは位相の差があらかじめ設定された値以上になると内部事故と判定してしゃ断指令を出し、しゃ断器を動作させる。

伝送方法としては、再生中継できるというPCM方式の特長および地中ケーブル系統へ

\* 電気工学教室 教授

\*\* 大学院修士課程

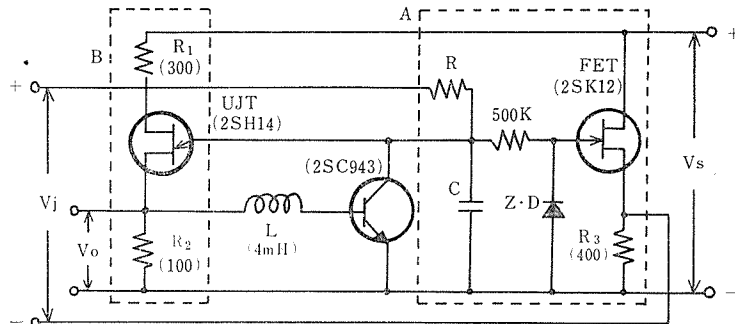


第1図 PCM伝送による電流比較継電方式の構成

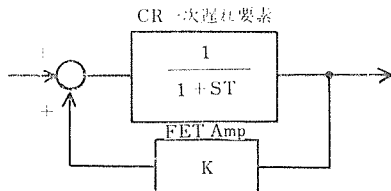
の適用も予定されている点から、パルス波形を基底帯域で伝送する表示線直送方式としたが、マイクロ波等による搬送方式を用いることも可能である。

### 3. 電流の絶対値の量子化

第2図は、電流の時間面積、すなわち絶対値に比例した数のパルスを発生させるための単位積分器<sup>2)</sup>の回路を示す。



第2図 単位積分器回路



第3図 積分回路のブロック線図

入力端子に印加される電圧  $V_j$  は変流器により検出した後、電圧に変換された線路電流を全波整流したものである。

枠Aの中は積分回路で、R、Cからなる一次遅れ要素と電圧増幅度1の増幅器を組合わせて正帰還をかけたものであり、これをブロック図で表わすと第3図に示すようになる。したがっ

て、この系の閉ループ伝達関数  $G(S)$  は

$$G(S) = \frac{1}{1 + ST} \cdot \frac{1}{1 - \frac{K}{1 + ST}} = \frac{1}{ST + (1 - K)} \tag{1}$$

となり、もし  $K=1$  ならば、(1)は

$$G(S) = \frac{1}{ST} \tag{2}$$

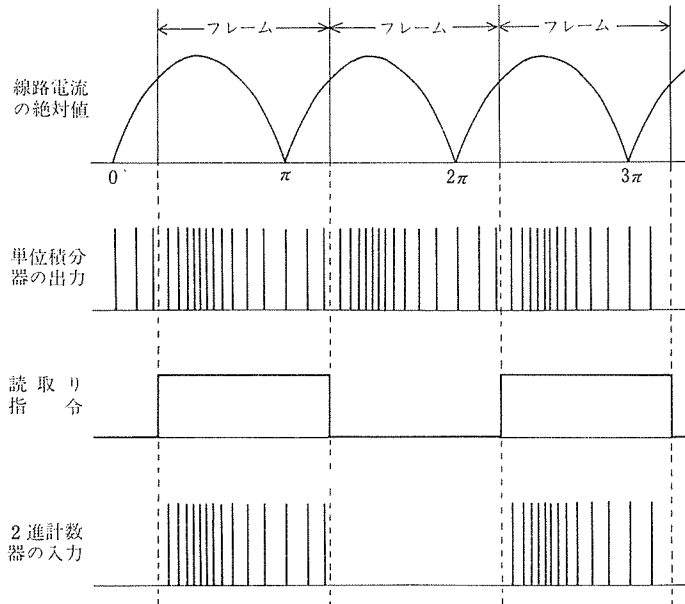
となって完全積分回路となる。しかし、一般には枠A内のFETのドレイン接地増幅回路の電圧増幅度は1より小さく、たとえば  $K=0.98$  とすれば、(1)式は

$$G(S) = \frac{1}{ST + (1 - 0.98)} = \frac{50}{1 + 50ST} \tag{3}$$

となるが、ほぼ完全な積分動作を行う。定電圧ダイオードZDと500kΩの抵抗は、開閉サーージ等の異常電圧からFETを保護するためのものである。

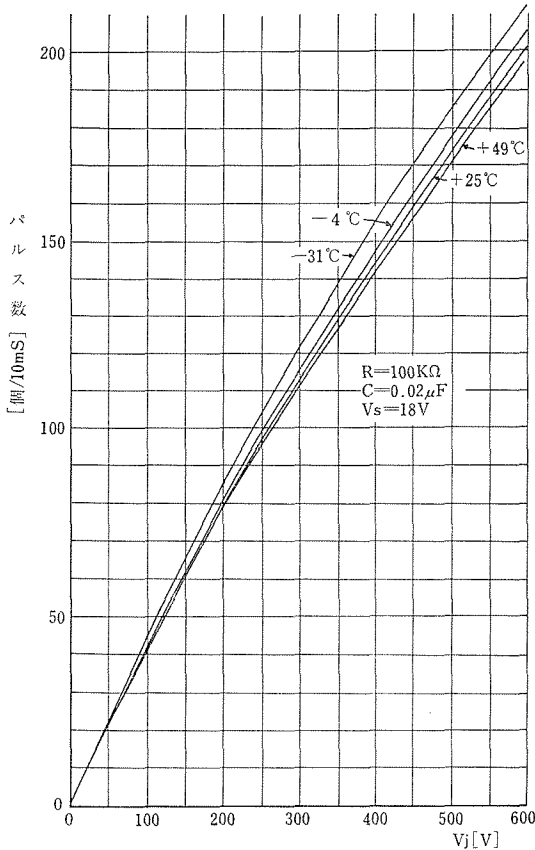
枠B内の回路は、コンデンサーCの端子に得られる積分電圧が一定のレベルに達したとき、UJTの負性抵抗領域を利用して、抵抗R<sub>2</sub>の両端にパルス出力を生じるものである。

一方、この出力パルスはインダクタンスLを通して放電用トランジスタT<sub>r</sub>を動作させ、Cの電荷をほぼ完全に放電させる。その後Cは再び入力電圧によって充電され、その電圧が一定値に達するとUJTが動作して、前記と同様の動作を繰り返す。すなわち、UJ



第4図 電流の絶対値の量子化過程

Tの点弧電圧に達するまでの積分量を単位積分量と呼ぶことにすれば、パルス発生回路は単位積分量ごとに1パルスの出力を生ずる。したがって、このパルス数を系統周波数の半



第5図 単位積分器のA-D変換特性

周期に等しい時間計数すれば、電流の絶対値に比例したデジタル量が得られる。第4図は、この電流の絶対値の量子化過程の時間関係を示す。

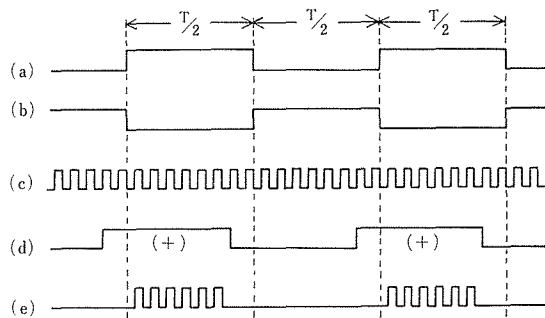
第5図は、第2図の回路において $R = 100k\Omega$ 、 $C = 0.02\mu F$ 、電源電圧 $V_s = 18V$ とした場合の、周囲温度をパラメータとしたA-D変換特性を示す。同図からわかるように、周囲温度の変化によるA-D変換誤差は、 $-31^\circ C$ から $+49^\circ C$ までの $80^\circ C$ の変化に対して約8%であり、 $10^\circ C$ あたりでは約1%である。

#### 4. 位相情報の量子化

交流は時刻とともに変化する量であり、その位相を知るには、零点の時間的な位置を標準化することが必要である。そのためには時間の基準点を定め、基準点から零点までの時間を標準化すればよく、この時間基準点の周期を交流の周期の $1/2$ に等しい時間で定めれば、その間に必ず零点を含むことになる。あるいは、逆に零点から基準点までの時間を標準化しても同様のことが言える。時間基

準点として用いる信号はクロック回路から得る。

位相情報の量子化過程のタイムチャートを第6図に示す。(a)および(b)は、系統周波数の半周期に等しいフレーム間隔ごとに反転する信号波形で、(a)は読取り指令信号、(b)は送出指令信号である。(c)はフレームを細分する標準化パルスを示し、この例では1フレームを8等分している。(d)は正弦波形を矩形波に変換したもので、この例では交流の正の半サイクルに対応しているが、負の半サイクルに対応する矩形波



第6図 位相情報量子化のタイムチャート

を用いてもさしつかえない。(e)は、(a)の読取り指令信号、(c)の標本化パルス、(d)の(+)矩形波をANDゲートに加えた出力であり、これが位相情報の符号化出力波形となる。実際には、このパターンを各標本化パルス時点ごとに記憶させておき、(b)の送出指令信号の出ているフレーム内の指定されたチャンネルで、時間を圧縮して送信する。

以上の説明では、角度180度を8等分、すなわち量子化レベルを22.5度に設定したが、さらに精度を高くする必要がある場合には、標本化パルスの周波数を高くして量子化レベルを小さくすればよい。

## 5. PCM符号化

### 5.1 チャンネル数

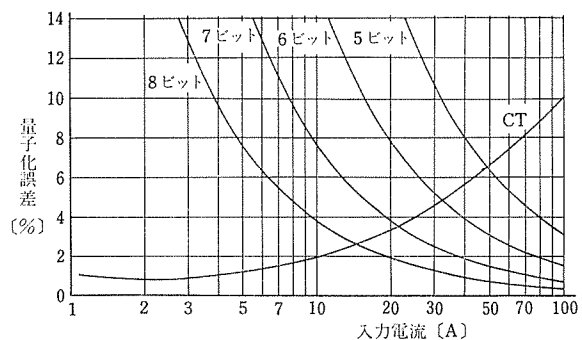
保護区間内の事故を監視するために必要な情報は、先に述べたように本方式においては、零相電流および各相電流3相の4種類であり、さらに各相電流は絶対値と位相とに分けて用いるので、電流情報用のチャンネルは7チャンネルである。その他、PCM伝送系の同期を保つために同期パターンを挿入するので、このためのチャンネルを含めると本方式のチャンネル数は8となり、この場合の同期方式は系列方式<sup>4)</sup>である。

### 5.2 ビット数

ビット数は、保護継電器として許容される誤差、情報の変化量、伝送器の周波数帯域等を考慮して決定される。2端子系統で考えた場合の総合誤差の目標を20%以内とすると、両端子変流器間の誤差が定格負担の半分程度の負担で使用するものとして約2%、量子化誤差以外のデジタル系の誤差を約3%見込むと、量子化誤差は15%以内におさえることが必要になってくる。このためには、たとえば短絡事故の場合、第7図に示すように入力電流が0～100Aにわたる範囲で直線量子化すると8ビットは必要である。

しかし、ビット数を多くすれば量子化誤差は小さくなるが、伝送系における占有周波数帯域幅が広くなり、伝送路の周波数特性より制限を受ける。

以上のことを考慮して、本継電システムにおいては各チャンネルを8ビットとした。



第7図 ビット数に対する量子化誤差

### 5.3 フレーム幅およびクロック周波数

クロック周波数 $f$ は次式で与えられる。

$$f = \frac{(\text{ビット数/チャンネル}) \times (\text{チャンネル数})}{\text{フレーム幅}} \quad (4)$$

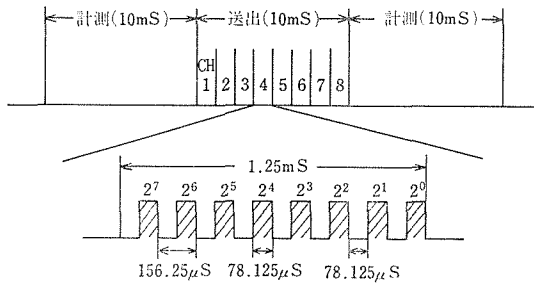
本システムの標準化方式は、系統電流の周期  $T$  の半分の時間  $T/2$  を用いるものであり、次の  $T/2$  の時間で伝送するので、フレーム幅は  $T/2$  である。したがって(4)式は

$$f = \frac{8 \times 8}{\frac{1}{2 \times 50}} = 6400[\text{Hz}]. \tag{5}$$

(50Hz 系統の場合)

$$f = \frac{8 \times 8}{\frac{1}{2 \times 60}} = 7680[\text{Hz}]. \tag{6}$$

(60Hz 系統の場合)



第8図 時間構成 (50Hz 系統の場合)

となる。

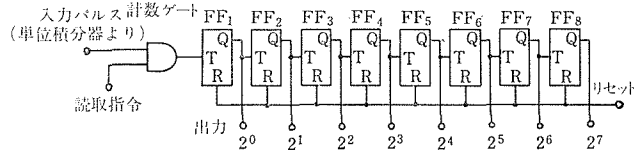
第8図は 50Hz 系統へ適用する場合の送信信号の時間構成を示し、フレーム幅は  $10mS$ 、1チャンネルの時間は  $1.25mS$  である。60Hz 系統の場合には、それぞれ  $5/6$  倍となる。

### 5・4 電流の絶対値の符号化

#### (1) 2進計数回路

2進計数回路は論理ゲートとフリップフロップとから構成され、その全回路を第9図に示す。

フリップフロップは2つの安定状態を持つ論理素子であり、図に示した  $T$  フリップフロップは、 $T$  端子に入力



第9図 2進計数回路

が加わるごとに出力の論理値が反転する。したがって、このフリップフロップを  $n$  段縦続接続することによって、 $n$  桁の2進計数回路が得られる。第9図の回路では8個のフリップフロップを縦続接続してあるので、 $FF_1$  の出力は  $2^0$ 、 $FF_2$  は  $2^1$ 、……  $FF_8$  は  $2^7$  の量みを持ち、8ビットで0から  $2^7+2^6+2^5+2^4+2^3+2^2+2^1+2^0=127$  までの計数ができる。

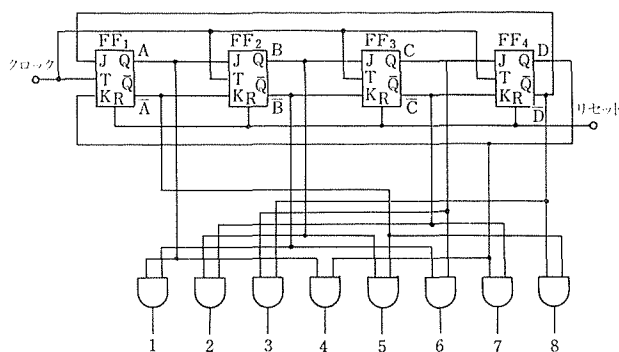
計数ゲートはAND回路であり、すべての入力端子に論理値1の入力が加わっている時間だけ、出力端子に論理値1の出力を生ずる論理素子である。したがって、第9図の回路においては、読取り指令信号が加わっている期間だけ、単位積分器からのパルス列をフリップフロップへ伝える。それゆえ、単位積分器を常時動作させておき、フレーム幅に等しいパルス幅を有する読取り指令信号を計数ゲートに加えれば、2進計数回路は系統電流の半周期の絶対値の積分値に比例した数のパルスを計数することになり、リセット端子  $R$  に論理0のリセット信号が加えられるまで、その計数結果を記憶している。

電流の絶対値のPCM符号化は、この2進計数回路の各フリップフロップの出力を順次読出すことによって行われ、比較演算の終了後、各フリップフロップは次の計数に備えてリセットされる。

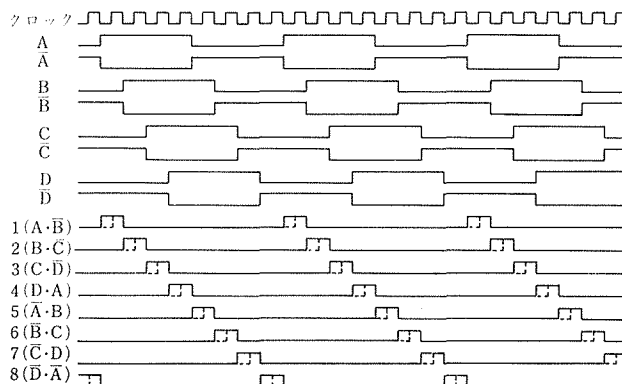
### (2) リング計数回路

リング計数回路は、フリップフロップのような基本計数回路を $n$ 段縦続接続して、その出力を初段に帰還して一つのリングを構成し、入力パルスが加わると論理値1の状態がリングの中を移動するようにしたものである。そして $m$ 個の入力パルスごとに最初の状態に戻るものを $m$ 進リング計数回路という。

第10図は8進リング計数回路の結線図、第11図はそのタイムチャートである。出力端子にはクロックパルス8個ごとに論理値1の出力が周期的に現われ、各出力はクロックパルス1Hzずつずれていて、論理的1が8つの出力端子間を循環している。したがって、第10図のように各出力端子に順に1から8の番号をつければ、各出力をそれぞれ第1から第8までのビットあるいはチャンネルに対応した読出し信号として用いることができる。ただし、第11図のタイムチャートにおいて、実線で示した出力波形はチャンネル用、点線で示した波形はビット用であり、各出力とクロック信号との論理積をとったものである。



第10図 8進リング計数回路

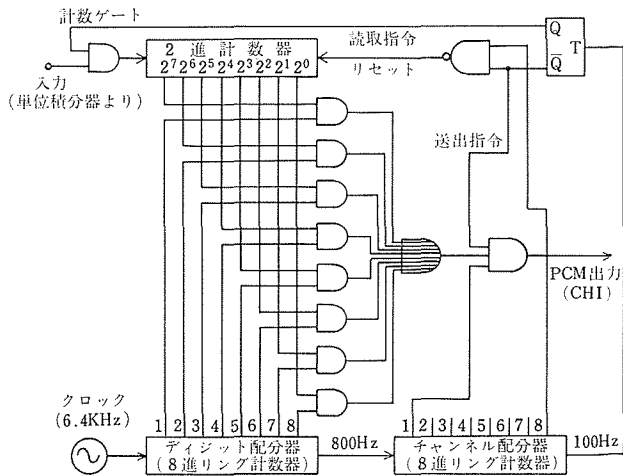


第11図 8進リング計数回路のタイムチャート

また、各フリップフロップの出力端子 $Q$ あるいは $\bar{Q}$ の出力周波数は、第11図に示すようにクロック周波数の $1/8$ になっている。

### (3) 符号化回路

電流の絶対値のPCM符号化回路を第12図に示す。同図は第1チャンネルだけについて示してあるが、他のチャンネルについても同様の構成になり、各チャンネルのPCM出力の論理和をとることによって、各情報の多重化が行われる。



第12図 P C M符号化回路(周波数は 50Hz 系統の場合)

図中に記してある周波数は 50Hz 系統に適用する場合の値であり、60Hz 系統に適用する場合はそれぞれの周波数の 1.2 倍となる。チャンネル配分用リング計数回路への 800Hz の矩形波信号はビット配分用リング計数回路のフリップフロップから、読取り指令および送出指令信号切換え用フリップフロップへの 100Hz の矩形波信号はチャンネル配分用リング計数回路のフリ

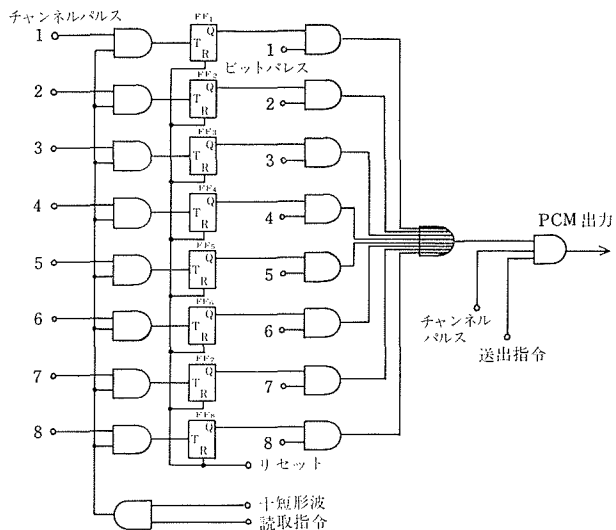
ップフロップからそれぞれ取出す。

2進計数回路のリセットは計測フレームの直前に行うので、リセット信号は送出指令信号と第8チャンネルパルスとの論理積の否定、すなわちNANDをとって用いる。

### 5・5 位相情報の符号化

位相情報の符号化回路は、標本化ゲート、記憶用フリップフロップ、読出し回路から構成され、第13図はその全回路を示す。

標本化ゲートおよび記憶フリップフロップは、第6図のタイムチャートに示したように、矩形整形された線路電流の情報を標本化および記憶するためのものであり、それぞれ標本化ビット数だけ必要である。標本化パルスとしては、読取り指令信号と同期のとれているチャンネル配分用信号を用いている。



第13図 位相情報の符号化回路

読出し回路は、第12図の2進計数器の内容を読出す符号化回路と全く同じであり、各フリップフロップの内容を順次読出し、標本化されたパルスパターンをそのまま、指定されたチャンネルで送信する。



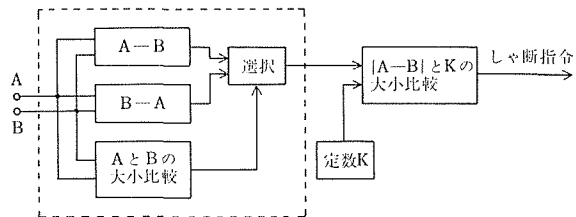
記憶用フリップフロップのリセット信号は、2進計数器のリセット信号と共通であり、次の標本化の直前にリセットする。

## 6. 比較演算

演算回路は、保護区間両端の符号化された情報の差動演算をおこない、差が一定値以上になったことを検出して故障を判別する。差動演算をおこなう場合に、一度アナログ量に変換して比較する方式と、デジタル量のままで比較する方式とがあるが、保護継電器においては必ずしも原波形を再現する必要がないことと高速性の点から、本システムにおいてはデジタル比較方式を採用している。

### 6・1 電流の絶対値の比較演算

第14図は、減算による電流の絶対値の比較演算回路のブロック図である。この回路は保護区間両端の符号化された電流の絶対値AおよびBの差を求めるものであるが、AとBの大小関係は系統条件によって異なり、一定ではない。したがって、2量の差 $|A-B|$ をデジタル演算によって求めるには $(A-B)$ および $(B-A)$ を計算し、AとBの大小関係によって、いずれか一方を選択しなければならない。第14図のブロック図においては、点線で囲まれた部分が $|A-B|$ の演算部である。



第14図 減算による電流の絶対値の比較演算

こうして求めた2量の差 $|A-B|$ を定数Kと比較し、 $|A-B| > K$ となった場合には保護区間内の事故と判定して、しゃ断指令を出す。定数Kは、比率差動特性をもたせる場合には、自端電流に比例した電圧を分圧したものを符号化して用いる。

減算回路は、デジタルコンピューターに用いられている方法と同様に、減数の1に対する補数をつくり、被減数との和を求めることによって減算を行うものである。

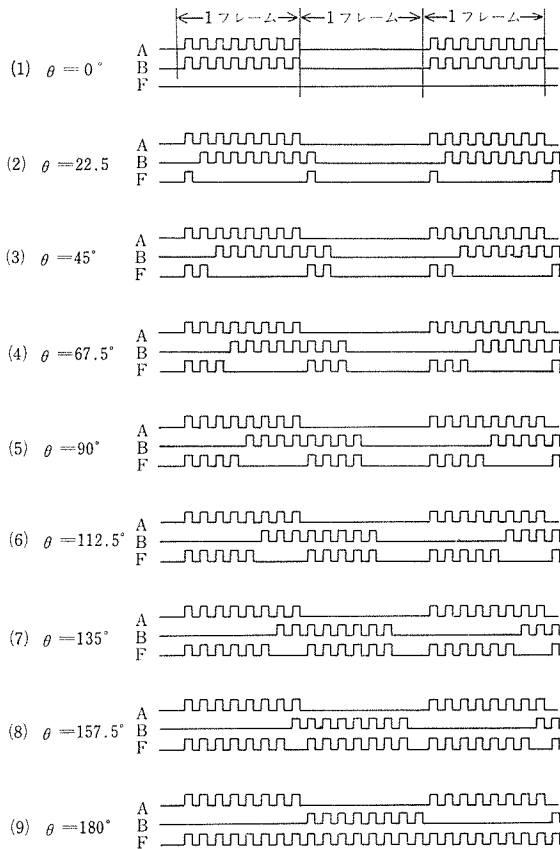
### 6・2 位相比較回路

時間基準点における交流の極性を加味すれば減算による位相比較も可能であるが、本保護継電方式における位相比較回路は、論理演算による比較方式を用いている。

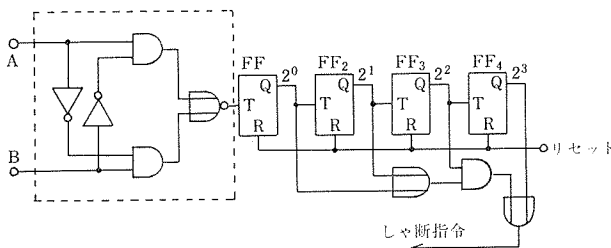
第4節に述べた方法によって標本化および量子化された位相情報は、保護区間両端電流の位相差 $\theta$ によって、第15図(1)～(9)に示すようになる。ここで、符号化された両端電流の位相情報AおよびBの論理的不一致の関数をつくると、関数Fは

$$F = \overline{A \cdot B} + \overline{A} \cdot \overline{B} \quad (7)$$

となり、その波形は第15図に示すようになる。したがって、フレーム幅および位相差 $\theta$ が



第15図 論理演算による位相比較



第16図 位相比較回路

性波形のまま直接相手局の比較演算部に接続してあり、両端局のクロック信号は1台の発振器から取出している。

実験は 60Hz 系統の単相回路で行い、クロック周波数は 7.68kHz、第2図の単位積分器の  $C$ 、 $R$  の値はそれぞれ  $0.02\mu F$ 、 $100k\Omega$ 、また電源電圧  $V_s$  を  $18V$  とした。

一定であれば、時間基準点と交流の零点の相対的位置がどのように変化しても1フレーム内の(7)式の論理値1の数は一定であり、この1の数を計数すれば交流の極性情報なしでも、比較的簡単な回路構成で正確に位相差を検出することができる。

第16図は論理演算による位相比較回路を示し、点線内は両端局の符号化された位相情報AおよびBから(7)式の論理的不一致の関係をつくる回路である。同図の2進計数回路は、計数值が5以上、すなわち量子化誤差の11.25度を考慮すると位相差  $\theta$  が101.25度以上になった場合には、内部故障と判定してただちにしゃ断指令を出す。

## 7. 模擬事故実験

模擬送電線を用いたこの事故実験は継電器動作の確認を目的とし、伝送路および同期系を省略して行った。したがって、各情報のPCM信号は第6図、第8図のような単極

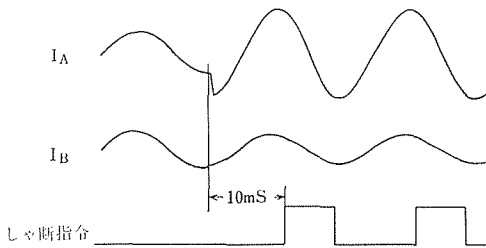
7・1 電流値差動実験

第17図は、電流値差動実験の模擬送電線回路を示す。

故障前は、数値例に示すように  $CT_A$ 、 $CT_B$  にはともに約  $2.5A$  の電流が流れているが、故障発生用スイッチ  $S_W$  を投入すると  $I_A =$

$5.9A$ 、 $I_B = 2.2A$  となって電流差が生じるため、電流値差動回路が動作する。故障発生からしゃ断指令が出るまでの判定所要時間は、読取り指令信号と故障発生との相対的な時間

関係によって異なり、この実験においては  $5mS \sim 25mS$  の範囲、系統周波数に換算して  $0.3 \sim 1.5$  サイクルとなった。第18図はこの回路による動作時のオシログラムの一例を示し、この場合の判定所要時間は  $0.6$  サイクルである。



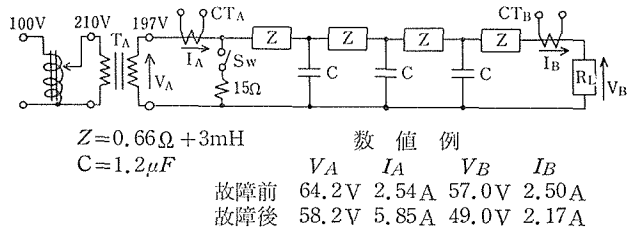
第18図 電流値差動のオシログラム例

を1フレームおきに計数しているが、2進計数回路を2組用意しておき、これを切換えて毎フレーム計数するようにすれば、原理的には判定所要時間はさらに短縮されて、 $0.3 \sim 1$  サイクルとなるはずである。

7・2 位相比較実験

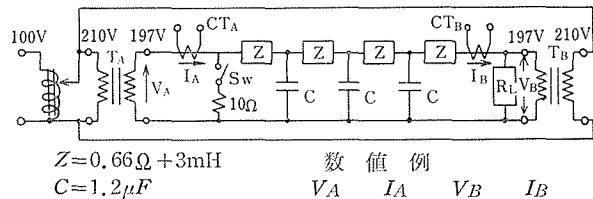
位相比較実験に用いた模擬送電線回路を第19図に示す。

故障前は送電線両端には同相電流が流れているが、故障発生用スイッチ  $S_W$  を投入すると両端の電流は逆位相になり、位相比較回路が動作する。第20図はこの回路による動作時のオシログラムの一例を示す。この場合も電流値差動回路の場合と同様に、判定所要時間は事故発生と読取り指令信号の相対的な時間関係によって異なり、 $0.3 \sim 1.5$  サイクルとなったが、2組の回路を交互に使用して毎フレ

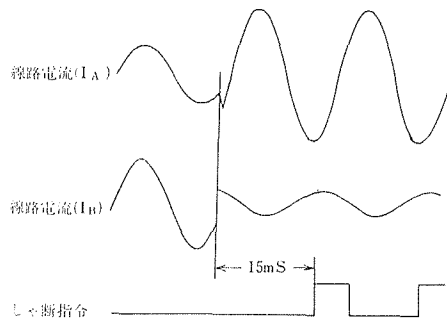


第17図 電流値差動実験回路

実験に用いた継電器構成では、単位積分器でA-D変換されたパルス



第19図 位相比較実験回路



第20図 位相比較のオシログラム例

ーム監視することにより、0.3から1サイクルの範囲に短縮することができる。

## 8. あとがき

保護継電器として、比較する交流量に関する情報として何を用いるかは重要な問題であるが、筆者等は保護区間両端の電流ベクトルを絶対値と位相とに分け、それぞれを符号化伝送して比較する方式を用いた。そして、単位積分器、論理演算による位相比較方式を開発した結果、比較的簡単な回路構成にもかかわらず、系統条件に左右されずに1.5サイクル以内で動作する保護継電方式が得られた。

本方式は、故障時両端流入であれば位相比較により、片端流入、片端流出であれば電流値差動により故障検出が可能であり、適用範囲は広い。また、各情報に対して時分割的に常時動作しているため、継電器動作の点検が容易に行える利点がある。

## 参 考 文 献

- 1) 大野, 青木, 大石, 岡村, 竹田: パルスコード変調による電流比較リレー方式の開発構想, 雑誌 O H M, No. 1 (昭和43)
- 2) 岡村: マイクロ波伝送による電流差動継電器の開発, 雑誌 O H M, No. 6 (昭和45) 別冊, O H M ジャーナル
- 3) 永野, 谷口, 成田: 単位積分方式による A-D 変換, 昭43電気4学会東海支部連大
- 4) 笠原, 笠原: P C M 特集一同期, 電気通信学会誌, Vol. 49, No. 11 (昭41)

## Summary

### Protective Relay System Using PCM Transmission Method

Yasuo NAGANO and Toshihiko YANAGISAWA

(Department of Electrical Engineering, Faculty of Engineering)

In this paper we deal with a new system of protective relay in which the informations on line currents at the both terminals of power line are exchanged by the PCM transmission method to detect a fault in the power line.

It is a very important matter by what kind of informations the line currents should be represented. The authors adopted the method of dividing the current vector into the absolute value and the phase. Both informations are sampled and quantized during the same time as the half period of the line current, and then the transmission and the comparative operation of the informations at both terminals of the line are accomplished during the same time following.

Using the unit integrator, the analogue to digital converter for the absolute value of the current, developed for this system and the phase comparative system by logical operation; the protective relay system is obtained, which puts out the command signal of trip, in spite of the comparatively simple construction, within 1.5 cycle of line frequency after the fault happens in the power line.